

НАЦІОНАЛЬНИЙ ТЕХНІЧНИЙ УНІВЕРСИТЕТ УКРАЇНИ
«Київський політехнічний інститут імені Ігоря Сікорського»
ФАКУЛЬТЕТ ЕЛЕКТРОНІКИ

ЗАТВЕРДЖЕНО

Вченою радою

Факультету електроніки

Протокол № 02/2019 від 25 лютого 2019 р.

Голова вченої ради _____ В.Я. Жуйков



ПРОГРАМА

вступного комплексного фахового випробування
для вступу на освітню програму підготовки магістра «Інформаційно-
обчислювальні засоби радіоелектронних
систем»

за спеціальністю 172 Телекомунікації та радіотехніка

Програму рекомендовано кафедрою
*Конструювання електронно-обчислювальної
апаратури*

Протокол № 3 від 20 лютого 2019 р.

Завідувач кафедри _____ О.М. Лисенко

Київ – 2019

ВСТУП

Прийом на підготовку освітнього ступеня «магістр» за освітньою програмою підготовки магістра «Інформаційно-обчислювальні засоби радіоелектронних систем» за спеціальністю «Телекомунікації та радіотехніка» відбувається згідно Положення КПІ ім. Ігоря Сікорського про прийом на навчання за освітніми програмами підготовки магістра затвердженого на засіданні Приймальної комісії КПІ ім. Ігоря Сікорського.

Програма комплексного фахового випробування для вступу на освітню програму підготовки магістра «Інформаційно-обчислювальні засоби радіоелектронних систем» за спеціальністю «Телекомунікації та радіотехніка» визначає розділи навчальних дисциплін, які винесені на комплексне фахове випробування, перелік питань по кожному розділу, список рекомендованої літератури для самостійної підготовки студентів до комплексного фахового випробування, методика оцінки виконання завдань комплексного фахового випробування. Головним завданням програми є забезпечення можливості вступникам на навчання самостійно підготуватися до складання комплексного фахового випробування.

На комплексне фахове випробування для вступу на освітню програму підготовки магістра «Інформаційно-обчислювальні засоби радіоелектронних систем» за спеціальністю «Телекомунікації та радіотехніка» винесено розділи наступних навчальних дисциплін навчального плану підготовки бакалаврів за напрямом підготовки 6.050902 «Радіоелектронні апарати»: з циклу загальної підготовки - «Основи теорії телекомунікаційних систем», «Обчислювальні та мікропроцесорні засоби в радіоелектронній апаратурі», «Системи автоматизованого проектування радіоелектронної апаратури».

Методика проведення комплексного фахового випробування (КФВ).

Методика та технологія виконання і оцінювання КФВ наступні.

При призначенні аудиторій для проведення КФВ необхідно забезпечити кожного студента окремим робочим місцем (за столом – один студент).

КФВ проводиться за письмовою формою.

У час, зазначений у графіку, член атестаційної підкомісії роздає студентам варіанти контрольних завдань КФВ та робочі аркуші, відповідає на можливі запитання студентів щодо змісту КФВ, вимог до їх виконання і критеріїв оцінки та фіксує час початку виконання роботи. На виконання завдань КФВ надається до 90 хвилин.

По мірі виконання робіт вступники здають члену атестаційної підкомісії виконані роботи і звільняють аудиторію. Член атестаційної підкомісії фіксує час закінчення виконання роботи.

Перевірка робіт вступників виконується членами атестаційної підкомісії в день проведення вступного випробування. Оцінювання робіт виконується у відповідності з критеріями оцінки, наведеними у програмі нижче. Результати конкурсних заходів атестаційної комісії оголошують у наступний день після проведення відповідних випробувань.

Загальні вимоги до екзаменаційних завдань КФВ.

Екзаменаційне завдання КФВ – це перелік формалізованих питань, вирішення яких потребує уміння застосовувати інтегровані знання програмного матеріалу дисципліни. Екзаменаційне завдання містить три запитання (по одному з кожної дисципліни, які винесені на комплексне фахове випробування).

Екзаменаційні завдання повинні:

- охоплювати весь програмний матеріал навчальної дисципліни;
- мати кількість варіантів на 3-5 більше ніж кількість вступників, які одночасно виконують КФВ (але не менше 30 варіантів);
- мати однакову структуру (за кількістю питань), бути рівнозначної складності, а трудомісткість відповідати відведеному часу контролю (90 хвилин);

– за можливості зводити до мінімуму непродуктивні витрати часу на допоміжні операції, проміжні розрахунки та інше;

– використовувати відомі вступникам терміни, назви, позначення.

Усі екзаменаційні завдання КФВ повинні мати професійне (фахове) спрямування і вимагати від вступників не тільки відтворення знань окремих тем і розділів навчальних дисциплін, а і їх інтегрованого застосування. При виконанні КФВ вступники повинні продемонструвати як репродуктивні знання так і вміння використовувати набуті знання для вирішення практично спрямованих завдань.

ОСНОВНИЙ ВИКЛАД

Розділи навчальних дисциплін, які винесені на комплексне фахове випробування

Розділ 1. Основи теорії телекомунікаційних систем

Способи передачі даних в мережах

Інформаційний канал і його основні характеристики (пропускна спроможність, смуга пропускання, спотворення сигналів). Схеми кодування сигналів і основні типи фізичних кодів (код без повернення до нуля, код з поверненням до нуля, манчестерський код, код АМІ). Схеми логічного кодування (надлишкові коди, скремблювання). Методи модуляції (амплітудна, частотна, фазова). Методи концентрації і ущільнення (часове ущільнення, статистичне часове ущільнення, частотне ущільнення, ущільнення за довжинами хвиль). Методи комутації (комутація каналів, комутація пакетів, комутація повідомлень).

Мережна архітектура, методи доступу до інформаційного каналу

Еталонна модель взаємодії відкритих систем. Призначення еталонної моделі взаємодії відкритих систем. Рівні мережної архітектури (прикладний, представницький, сеансовий, транспортний, мережевий, каналний, фізичний).

Методи доступу до інформаційного каналу.

Безперервний автоматичний запит на повторення (ковзаючі вікна). Мультиплексна передача з часовим розділенням. Система з контролем несучої і виявленням колізій. Маркерні системи. Пріоритетні маркерні системи.

Структура стеку протоколів ТСП/IP

Характеристика рівнів стеку ТСП/IP. Особливості протоколу IP. Особливості IP-адресації (класи IP-адрес, особливі типи IP-адрес, використання масок для сегментації IP-мереж).

Протокол ICMP (призначення, типи повідомлень ICMP). Протокол перетворення адрес ARP. Протокол зворотного перетворення адрес RARP. Протокол TCP (встановлення TCP-з'єднання, ковзаюче вікно TCP, регулювання трафіку). Протокол UDP. Особливості системи доменних імен (DNS).

Фізичне середовище передачі

Класифікація середовищ передачі сигналів (обмежені і необмежені середовища). Основні характеристики середовищ передачі (загасання, імпеданс, перехресні наведення між скрученими парами активний опір, ємність, рівень зовнішнього електромагнітного випромінювання). Структуровані кабельні системи.

Обмежені середовища передачі. Скручена пара (типи, категорії, основні характеристики). Оптиволоконний кабель (типи, основні характеристики).

Розділ 2. Обчислювальні та мікропроцесорні засоби в радіоелектронній апаратурі

2.1. Загальні принципи організації та функціонування електронно-обчислювальних машин

2.1.1 Архітектура процесорів ІАРх86

Системи числення. Подання інформації ЕОМ (двійковий прямий та додатковий коди, BCD, ASCII).

Програмістська модель процесора архітектури іх86 в 16 та 32 розрядному режимі.

Принцип сегментації пам'яті в реальному (R-mode) та захищеному (P-mode) режимах.

Способи адресації операндів в командах. Організація вводу-виводу в архітектурі х86.

Організація переривань. Види переривань. Загальні принципи обробки переривань.

2.1.2 Програмне керування інтегральними компонентами ПЕОМ

Програмований інтервальний таймер (PIT i8254). Призначення, режими роботи, програмістська модель та основи програмування PIT.

Система реального часу ПЕОМ на основі CMOS. Основні характеристики. Процедура програмного доступу до CMOS.

Послідовний інтерфейс RS 232C. Загальні вимоги стандарту. Програмістська модель і програмне керування комунікаційним портом ПЕОМ (COM-порт).

Програмований контролер зовнішніх переривань ПКП (PIC – Programmable Interrupt Controller) i8259A. Структура, програмістська модель PIC Каскадне підключення Master–Slave PIC. Процедура програмної ініціалізації і керування PIC в системі обслуговування зовнішніх переривань ПЕОМ.

2.2. Мікроконтролери на основі процесорів ARM Cortex – M

2.2.1 Архітектура процесорів Cortex–M4 і мікроконтролерів STM32F4xx

Структура і основні функціональні характеристики мікроконтролерів STM32F4 (МК STM32F4). Регістрова модель процесорів Cortex –M4 і МК STM32F4.

Організація (карта) пам'яті мікроконтролерів STM32F4.

Переривання (Interrupt) і винятки (Exceptions) в процесорах Cortex-M4.

Структура таблиці векторів переривань і винятків (Vector Tables).

Процес запуску/рестарту програми в МК STM32F4.

2.2.2 Основи програмування мікроконтролерів STM32F4xx

Типова структура програми для МК STM32F4xx. Структура стартового файлу startup.s. Основні директиви і команди мови Асемблер для STM32 (Cortex-M4).

Команди пересилання даних, доступу до пам'яті, арифметичної і логічної обробки, умовної та безумовної передачі управління. Організація процедур (підпрограм).

Організація взаємодії C і ASM коду (inline assembler, виклик asm-процедур з C-програми, виклик c-функцій з asm-програми).

2.2.3 Програмування вводу-виводу у МК STM32F4xx

Порти вводу/виводу загального призначення GPIO. Регістри GPIO.

Програмне керування вводом-виводом МК STM32 прямим зверненням та (або) із застосуванням CMSIS-доступу до регістрів GPIO.

2.2.4 Організація зовнішніх переривань в МК STM32F4xx

Контролер зовнішніх переривань (EXTI controller). Програмне керування EXTI із застосуванням CMSIS-доступу до його регістрів.

Контролер вкладених векторних переривань (NVIC – Nested Vectored Interrupt Controller). Програмне керування NVIC із застосуванням CMSIS-доступу і спеціальних NVIC-функцій.

2.2.5 Таймери у складі МК STM32F4xx

Регістрова структура і програмне керування таймером SYSTICK.

Таймери загального призначення (TIMx). Програмне керування таймерами із застосуванням CMSIS-доступу до їх регістрів.

Формування інтервалів затримки, періодичних переривань, ШИМ сигналів шляхом програмного керування таймерами.

2.2.6 Аналоговий ввід/вивід і вбудовані стандартні інтерфейси в МК STM32F4xx

Регістри підтримки і програмне керування модулями ADC.

Регістри підтримки і протоколи керування інтерфейсами SPI, I2C, UART

Розділ 3. Системи автоматизованого проектування радіоелектронної апаратури

3.1. Методологія проектування цифрових пристроїв на мовах HDL

Цифрові пристрої. Розвиток методології проектування цифрових пристроїв.

Основні етапи проектування цифрових пристроїв.

Мови проектування апаратури (HDL), призначення, розвиток, можливості.

Моделювання. Призначення та основні способи моделювання.

Тестові файли (test - bench). Призначення. Особливості моделювання програми ModelSim.

3.2 . Особливості мови Verilog

Мова Verilog. Призначення та особливості. Поведінковий і структурний опис пристроїв.

Конструкція module мови Verilog. Порти - типи і оголошення.

Типи даних у мові Verilog. Особливості різних типів даних.

Масиви у мові Verilog (елементи пам'яті). Оголошення параметрів. Присвоєння значень змінним.

Арифметичні оператори мови Verilog. Оператори еквівалентності і порівняння .

Логічні оператори мови Verilog. Оператори конкатенації і реплікації.

Процедурні блоки мови Verilog. Список виклику процедурного блоку. Блокуюче та неблокуюче привласнення.

Призначення часових затримок у мові Verilog. Директива `timescale`.

Умовний оператор IF- ELSE. Оператор CASE.

Оператори циклу мови Verilog.

Підпрограми в мові Verilog (task і function) .

Вбудовані примітиви в мові Verilog. Спосіб виклику. Примітиви, створювані користувачем.

Виклик і підключення компонентів у мові Verilog.

Тестовий файл (test - bench) мовою Verilog.

Системні функції мови Verilog. Директиви компілятора.

Опис синхронних і асинхронних пристроїв на мові Verilog.

Кінцеві автомати. Опис кінцевих автоматів на мові Verilog.

ПРИКІНЦЕВІ ПОЛОЖЕННЯ

При виконанні екзаменаційних завдань КФВ заборонено використовувати будь-які допоміжні матеріали та електронні засоби (мобільні телефони, ноутбуки, планшети і т. і.).

Для виконання другого завдання, якщо воно відноситься до підрозділу 2.2 програми, дозволено використання довідкового матеріалу по CMSIS, який може бути виданий студенту за його зверненням до члена атестаційної підкомісії.

Критерії оцінювання виконання екзаменаційних завдань КФВ.

Критерії оцінки виконання завдань наступні.

Номер завдання	Максимальний бал	Типові помилки	Знижка балів, до
1	30	1. Аналіз проведено досить повно, не враховані деякі особливості.	3
		2. Не зроблені деякі узагальнення.	5
		3. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів.	10
		4. Аналіз проведено досить поверхово. Не розкрито повністю питання.	30
2	35	1. Аналіз проведено досить повно, не враховані деякі особливості.	5
		2. Не зроблені деякі узагальнення.	5
		3. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів.	10
		4. Аналіз проведено досить поверхово. Не розкрито повністю питання.	35
3	35	1. Аналіз проведено досить повно, не враховані деякі особливості.	5
		2. Не зроблені деякі узагальнення.	5
		3. Аналіз проведено без врахування деяких важливих критеріїв чи параметрів.	10
		4. Аналіз проведено досить поверхово. Не розкрито повністю питання.	35
Сума	100		

Максимальна кількість балів – 100. Відповідно, шкала оцінювання загальних результатів буде такою.

Сумарна кількість балів	Оцінка за університетською шкалою	Чисельний еквівалент
0 – 59	Незадовільно	0
60 – 64	Достатньо	3
65-74	Задовільно	3,5
75-84	Добре	4
85-94	Дуже добре	4,5
95 – 100	Відмінно	5

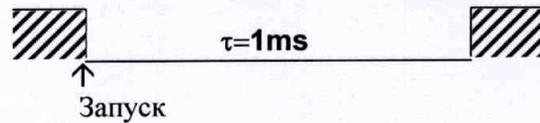
При отриманні незадовільної оцінки вступник виключається з конкурсного відбору.

Приклад типового екзаменаційного завдання комплексного фахового випробування.

1. Визначити, до якого класу належить IP-мережа 20.0.0.0, навести стандартну маску мережі даного класу та навести ознаку належності IP-мережі до класу. За допомогою маски розбити IP-мережу 20.0.0.0 на 6 підмереж. Навести розширену маску та діапазон адрес першої підмережі та останньої, які можуть бути використані для адресації вузлів.
2. Програмований інтервальний таймер (PIT i8254).

Порти доступу до таймера **40h – 43h**.

а) Складіть процедуру ініціалізації каналу **CH2** таймера таку, щоб при **fclk2 = 1MHz** отримувати на виході **OUT2** сигнал виду (“однократний імпульс”):



Спосіб запуску каналу **CH2** – програмний.

Дозвіл до рахування подати за допомогою біту 0 порту 61H.

б) Надайте схему (ланцюг) керування дозволом рахунку каналу **CH2** від біта 0 порту 61H.

в) Як програмно визначити закінчення інтервалу τ ?

3. Опишіть на мові Verilog наступний пристрій.

Кінцевий автомат з чотирма станами і двома вхідними сигналами $X1, X2$. Умова переходу з стану 1 в стан 2 – $X1$ і $X2 = \langle 0 \rangle$. Умова переходу з стану 2 в стан 3 – $X1 = \langle 1 \rangle$. Умова переходу з стану 3 в стан 4 – $X2 = \langle 0 \rangle$. Умова переходу з стану 4 в стан 1 – $X1$ і $X2 = \langle 1 \rangle$. Вихідний сигнал кінцевого автомату – його попередній стан.

СПИСОК ЛІТЕРАТУРИ

По розділу 1

1. Кучернюк, П. В. Основи побудови інформаційних мереж [Електронний ресурс] : навчальний посібник для студентів спеціальності «Радіоелектронні апарати та засоби» / П. В. Кучернюк ; НТУУ «КПІ». – Електронні текстові дані (1 файл: 3,54 Мбайт). – Київ : НТУУ «КПІ», 2014. – 269 с. – Назва з екрана. – Режим доступу: <http://ela.kpi.ua/handle/123456789/8071>
2. Матеріали для самостійної роботи студентів по курсу “Комп’ютерні мережі”. Розділи: структура стека протоколів TCP/IP, протоколи маршрутизації. Методичні вказівки для студентів спеціальності 7.05090201, 8.05090201 «Радіоелектронні апарати та засоби»/ Уклад.: П.В. Кучернюк. – К.: НТУУ «КПІ», 2012 – 126 с.

По розділу 2

1. Мікропроцесорна техніка : Підручник / Ю.І.Якименко, Т.О.Терещенко та інш. /За ред. Т.О.Терещенко. – К.: Видавництво „Політехнік”, 2003. – 440с.
2. «Обчислювальні та мікропроцесорні засоби в електронній апаратурі – III. Організація ЕОМ, системне програмування їх інтегральних компонент, методи і засоби проектування МПС» (Електронні дидактичні демонстраційні матеріали) . Елемент дистанційного курсу в системі дистанційного навчання КПІ ім. Ігоря Сікорського для студентів напряму підготовки 6.050902 «Радіоелектронні апарати» / Автор: В. П. Корнев – 2017 р. – 169 с., іл. (укр.) Режим доступу: <http://moodle.ipk.kpi.ua/moodle/course/view.php?id=1297>
3. Брэй Б. Микропроцессоры Intel: 8086\8088, 80186\80188, 80286, 80386, 80486, Pentium, Pentium Pro Processor, Pentium II, Pentium III, Pentium 4. Архитектура, программирование и интерфейсы. Шестое издание: Пер. С англ. – СПб.: БХВ-Петербург, 2005. – 1328 с.: ил.
4. Микропроцессорный комплект 1810. Структура, программирование, применение. Справочная книга./ Ю.Н.Казаринов, В.Н.Номоконов и др. Под ред. Ю.Н.Казаринова М.:Высшая школа, 1990г.
5. П.Абель Программирование на языке Ассемблера IBM PC. – М.: Высшая школа, 2003г.

6. Зубков С.В. "Assembler для DOS, Windows и Unix", М. ДКМ Пресс, 2000г
7. Джозеф Ю. Ядро Cortex-M3 компании ARM. Полное руководство / пер. с англ. А.В. Евстегнеева, -- М.: Дедока-XXI, 2002. – 552 с.:ил.
8. ARM® v7-M Architecture Reference Manual [Электронный ресурс] режим доступа: https://web.eecs.umich.edu/~prabal/teaching/eecs373-f10/readings/ARMv7-M_ARM.pdf
9. Cortex-M4 Devices Generic User Guide [Электронный ресурс] режим доступа: http://infocenter.arm.com/help/topic/com.arm.doc.dui0553a/DUI0553A_cortex_m4_dgug.pdf
10. Reference manual RM0368.pdf (STM32F401xB/C and STM32F401xD/E advanced ARM®-based 32-bit MCUs) - [Электронный ресурс] режим доступа: https://drive.google.com/file/d/0BwU_uAeorbNPQUtUaFVIcV9tMkU/view?usp=sharing
11. Programming Manual for Cortex-M4(PM0214).pdf [Электронный ресурс] режим доступа: https://drive.google.com/file/d/0BwU_uAeorbNPbk10TIVNSEFCN28/view?usp=sharing

По розділу 3

1. А.К.Поляков. Языки VHDL и Verilog в проектировании цифровой аппаратуры.- М.;СОЛОН-Пресс, 2003.- 320 с.
2. Е.П.Угрюмов. Цифровая схемотехника.-СПб.;БХВ-Петербург,2001. – 448с.
3. М.О.Кузелин, Д.А.Кнышев, В.Ю.Зотов. Современные семейства ПЛИС фирмы XILINX. Справочное пособие.-М.;Горячая линия – Телеком,2004. – 440 с.
4. В.Б.Стещенко. ПЛИС фирмы ALTERA: элементная база, система проектирования и языка описания аппаратуры.-М.;Додэка-XXI,2002. – 530 с.
5. Р.Грушвицкий, А.Мурсаев, Е.Угрюмов. Проектирование систем на микросхемах программируемой логики.-СПб.;БХВ-Петербург,2002. – 590 с.
6. Клайв Максфилд. Проектирование на ПЛИС. Архитектура, средства и методы. - М.; Додэка-XXI, 2007. – 408 с.

РОЗРОБНИКИ ПРОГРАМИ

Проф. О.М. Лисенко _____

Доц. П. В. Кучернюк _____

Доц. В. П. Корнев _____

Ст. викл. О. І. Антонюк _____